

Универсальная интегральная СВЧ система-на-кристалле для радиочастотного тракта приёмников L-, S- и C-диапазонов.

С.Ю. Уйманов инженер 1 кат, Ф.И. Шеерман к.т.н., И.М. Добуш к.т.н., Е.В. Григорьев начальник сектора, А.А. Коколов к.т.н., А.С. Сальников к.т.н.

ООО «ЛЭМЗ-Т», г. Томск (дочернее предприятие АО НПО «ЛЭМЗ» г. Москва)

Федеральное государственное бюджетное образовательное учреждение высшего профессионального образования «Томский университет систем управления и радиоэлектроники», г. Томск

1. Введение

В современной технике радиолокационных систем всё чаще встречаются системы, построенные на основе активных фазированных решетках (АФАР). Данные системы позволяют более гибко управлять лучом сканирования, формировать одновременно несколько лучей, охватить большее пространство обзора без вращения антенны, а также увеличить надежность всей системы в целом. Особенностью построения АФАР является многоканальность. Системы АФАР могут состоять из сотен, а порой и более тысячи приемопередающих модулей (ППМ), для качественной работы необходима высокая идентичность и синхронность каналов. К каждому ППМ выдвигаются жесткие требования по электрическим характеристикам, потребляемой мощности питания и габаритным размерам. В связи с ужесточением требований, в настоящее время во всем мире взят курс на уменьшение габаритных размеров каждого устройства и его энергопотребления. Постоянное совершенствование технологий изготовления и средств разработки СВЧ монолитных интегральных схем (МИС) открыло возможность объединения различных функциональных узлов (ФУ) радиоэлектронной системы на одном чипе – создание так называемой «системы на кристалле» (СнК).

Использование СнК позволяет значительно улучшить основные технические параметры ППМ за счет устранения большого количества соединений в сравнении с дискретными компонентами, кардинально снизить массу и габариты аппаратуры, повысить надежность ее функционирования, облегчить контроль параметров, уменьшить трудоемкость и себестоимость изготовления радиоэлектронных изделий в серийном производстве, повысить идентичность каналов ППМ, уменьшить энергопотребление.

В настоящей работе представлены результаты разработки и экспериментального исследования отечественным предприятием ООО «ЛЭМЗ-Т» (г. Томск) МИС диапазона

1– 4.5 ГГц: цифрового аттенуатора с драйвером управления и смесителем. Схемы изготовлены на основе SiGe БиКМОП технологии.

2. Состав СнК

Основными ФУ радиочастотного (РЧ) тракта типового цифрового ППМ являются: антенна, коммутатор, малозумящий усилитель (МШУ), усилитель мощности, смеситель, усилитель гетеродина, буферный усилитель, цифровой аттенуатор, усилитель промежуточной частоты, фазовращатель [1].

Стоит отметить, что к РЧ СнК относятся любые МИС, имеющие в своем составе более одного из перечисленных ФУ, т.е. под определение понятия СнК попадает как целый приемопередатчик, так и, к примеру, комбинация МШУ – СМ, реализованные на одном кристалле.

В настоящее время за рубежом для построения СВЧ многофункциональных монолитных МИС используются следующие технологии: 1) на основе GaAs и InP гетероструктурных транзисторов с высокой подвижностью электронов (англ. HEMT), а также гетеробиполярных транзисторов (англ. HBT); 2) на базе GaN HEMT; 3) SiGe BiCMOS технология, объединяющая биполярные и полевые CMOS-транзисторы.

При выборе технологии для реализации конкретной СВЧ СнК учитываются следующие критерии (в скобках указана наиболее подходящая технология): предельные частоты (InP, GaAs); коэффициент шума (InP, GaAs); высокие пробивные напряжения и выходная мощность (GaN, GaAs); степень интеграции (SiGe BiCMOS); возможность совмещения аналоговых и цифровых функций на одном чипе (SiGe BiCMOS), мощность потребления (SiGe BiCMOS) и др.

В последнее время устройства все чаще реализуют в виде МИС на базе SiGe БиКМОП технологий [3,4]. Значительные преимущества эти технологии имеют при реализации устройств цифрового управления амплитудой и фазой СВЧ сигнала в ППМ (аттенуаторы, фазовращатели, переключатели).

Важной частью СВЧ ППМ являются ЦАТТ [5], позволяющие задавать уровень ослабления СВЧ сигнала с помощью управляющего цифрового сигнала. При этом SiGe БиКМОП технологии позволяют совмещать аналоговые и сложные цифровые схемы управления (драйверы) в едином технологическом процессе. Другой важной частью ППМ является СМ, который выполняет функцию преобразования сигнала высокой частоты (RF) в промежуточную частоту (IF) при подаче сигнала гетеродина (LO). Применение двойнойбалансной схемы смесителя позволяет повысить подавление сигналов RF и LO на выходе IF (улучшить развязку) и подавление четных гармонических составляющих [6,7].

После анализа потребностей в элементной базе на предприятии были сформулированы требования к параметрам составных частей МИС СнК:

1. Диапазон рабочих частот, ГГц 1-4,5;
2. Диапазон промежуточных частот, МГц 50-500;
3. Коэффициент передачи (при полностью открытом аттенуаторе), дБ, не менее -15;
4. Выходная мощность (по сжатию на 1дБ по выходу), дБм 15-18;
5. Глубина регулировки коэффициента передачи, дБ, не менее 30;
6. Шаг регулировки коэффициента передачи, дБ, не более 1.

Для реализации в виде СнК предложена часть, представленная на рис. 1. Она состоит из аттенуатора и смесителя. Симметрирующие трансформаторы по LO и RF выполнены в интегральном виде на кристалле. Выход IF – дифференциальный.

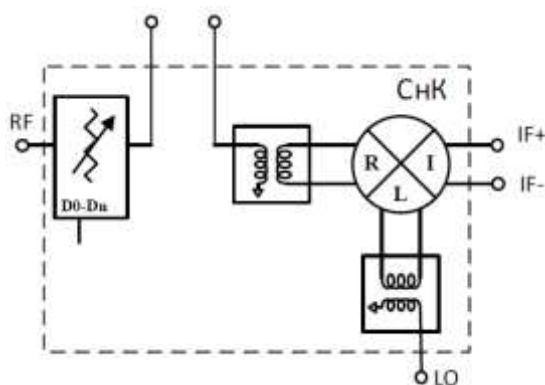


Рисунок 1 – Структурная схема СнК

Данный вариант является наиболее универсальным, поскольку позволяет построить как полностью дифференциальный тракт ПЧ, так и гибридный. В перспективе возможна интеграция в данную СнК усилителей RF на входе СМ, усилителя гетеродина и усилителя промежуточной частоты. Однако на первом этапе предполагается использовать внешние усилители.

3. Схема ЦАТТ

Схема ЦАТТ построена на базе набора фиксированных аттенуаторов с фиксированным ослаблением и ключей, включающих / выключающих данную секцию в РЧ-тракте. Для выполнения требований к параметрам (глубина и шаг) регулировки ослабления разрядность разрабатываемого ЦАТТ должна быть не менее 5 бит.

На рис. 2 приведена разработанная схема ЦАТТ, представляющая собой каскадное соединение пяти коммутируемых резистивных секций (разрядов). Первая секция состоит из двух одинаковых Т-секций, каждая с ослаблением по 8 дБ. Вторая секция состоит только из шунтирующей части Т-секции, так как согласно предварительным расчетам для младшего разряда (1 дБ) последовательные резисторы можно исключить без существенного

ухудшения параметров ЦАТТ в заданном диапазоне частот. Третья и пятая секции являются также Т-образными, четвертая секция является Г-звеном.

В разработанном аттенуаторе используются CMOS-транзисторы следующих размеров: 24×6 мкм (T_1), 24×3 мкм (T_2). Коммутация секций осуществляется подачей управляющих напряжений на затворы транзисторов 0 и 3 В.

Драйвер обеспечивает управление ЦАТТ в режиме параллельного или последовательного кода. Выбор режима работы осуществляется подачей сигнала на вход «P/S selection» (уровень логического нуля – последовательный режим; логической единицы – параллельный). Также в драйвере управления предусмотрены функции фиксации состояния аттенуатора и асинхронный сброс ЦАТТ в опорное состояние.

Работа в режиме последовательного кода осуществляется через трехпроводный SPI-совместимый интерфейс. Состояние аттенуатора кодируется последовательностью из 8-ми бит (3 бита зарезервированы для будущих применений). Запись в последовательно-параллельный регистр очередного бита осуществляется по положительному фронту тактового сигнала. По положительному фронту сигнала значения из последовательно-параллельного регистра загружаются в аттенуатор, изменяя его состояние. Состояние аттенуатора фиксируется до прихода следующего положительного фронта.

В режиме параллельного кода работа возможна как с фиксацией состояния, так и в режиме непосредственного управления.

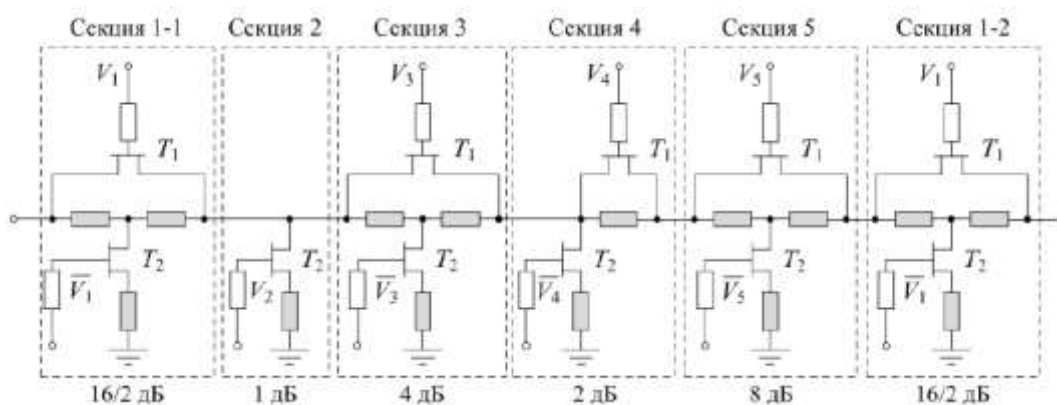


Рисунок 2 – Схема пятиразрядного ЦАТТ

Результаты эксперимента коэффициента передачи (K_p) ЦАТТ представлены на рис.3.

Сравнение экспериментальных данных и моделирования сведены в табл.1.

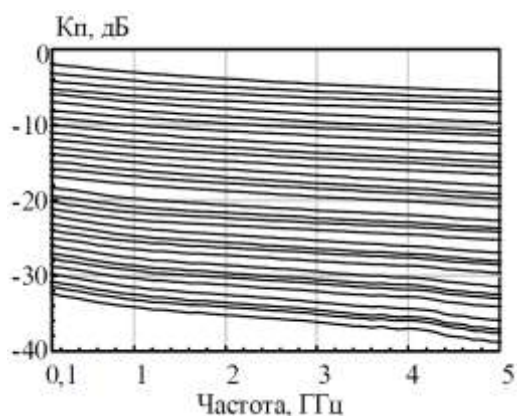


Рисунок 3 – Характеристики Кп ЦАТТ при различном ослаблении

Таблица 1 - Основные параметры ЦАТТ с драйвером управления ($T = 23^{\circ}\text{C}$)

Параметр	Моделирование	Измерения	Единица измерения
Разрядность	5	5	бит
Частотный диапазон	1...4,5	1...4,5	ГГц
Потери в опорном состоянии, не более	2,9	5,4	дБ
Диапазон вносимых ослаблений	0...31	0...32,7	дБ
Шаг ослабления	1	1	дБ
Коэффициент отражения по входу, не более	-15	-12	дБ
Коэффициент отражения по выходу, не более	-15	-14	дБ

4. Схема СМ

Для построения смесителя выбрана двойная балансная схема. Такая схема позволяет получить хорошие значения развязки гетеродина и ВЧ сигнала, обладает высокими значениями показателей линейности. В качестве нелинейных элементов в смесителе могут использоваться как диоды (рис. 4а), так и CMOS транзисторы (рис. 4б).

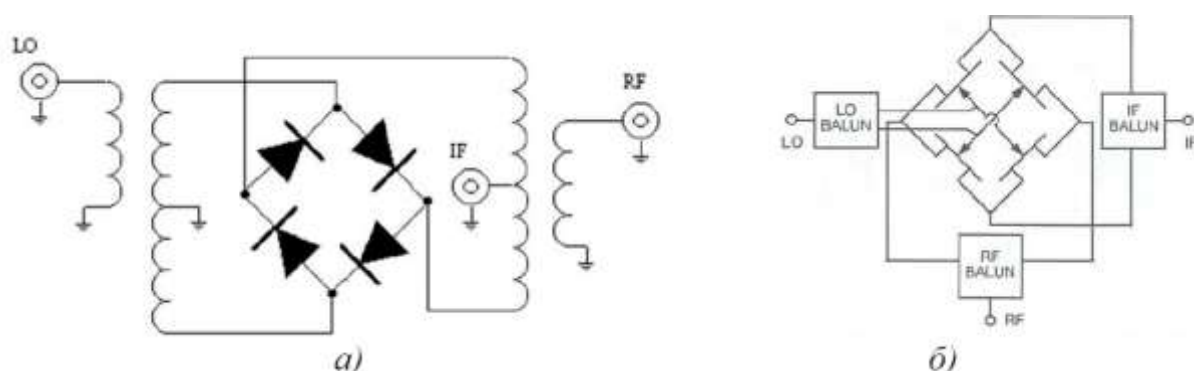


Рисунок 4 – Двойные балансные смесители: а) – диодный; б) – на базе CMOS транзисторов

При эскизном проектировании рассматривались оба варианта. В обоих случаях проектирование выполнялось как на идеальных, так и на реальных СТ. Результаты моделирования смесителей на реальных трансформаторах (полоса рабочих частот, коэфф.

преобразования (K_p), коэфф. шума (NF), коэфф. отражения по входам ВЧ ($KO_{ВЧ}$) и гетеродина ($KO_{ГЕТ}$), уровень мощности сигнала гетеродина (P_{LO}), точка однодецибельной компрессии по входу ($P_{1db\ in}$) и точка пересечения интермодуляционных составляющих третьего порядка по входу (ИПЗ)) представлены в таблице 2.

Таблица 2 – Результаты моделирования смесителей.

Вариант смесителя	ΔF_{RF} , ГГц	ΔF_{IF} , ГГц	K_p , дБ	NF, дБ	Развязка Г-ВЧ, дБ	$KO_{ВЧ}$, дБ	$KO_{ГЕТ}$, дБ	P_{LO} , дБм	$P_{1db\ in}$, дБм	ИПЗ, дБм
На диодах	1-4,5	0,5	-9	9	>100	-4...-10	-2...-4	15	12	13-26
На транзисторах	1-4,5	0,05-0,5	-7,5...-8,3	<8,5	>70	-11	-1...-2	13-15	6-13	14-25

В результате экспериментального моделирования были определены параметры КМОП транзисторов – число затворов N и ширина единичного затвора W . На рис. 5 представлена принципиальная схема разработанного смесителя. Трансформаторы T1 и T2 обеспечивают переход от дифференциального тракта к несимметричному и согласование с сопротивлением тракта 50 Ом. Элементы R1-R4, C1-C2, L1-L2 выполняют функцию цепей согласования тракта гетеродина. Для снижения требований к мощности гетеродина и улучшению согласования на затворы транзисторов через трансформатор T2 и элементы R5 и C3 подается напряжение питания $V_{gg} = 0.5...1$ В. Конденсаторы C4 и C5 в тракте ПЧ выполняют функцию согласования и фильтрации.

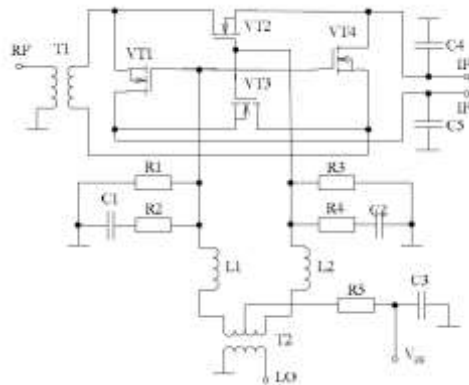


Рисунок 5 – Принципиальная схема двойного балансного смесителя на КМОП транзисторах
Результаты экспериментальных характеристик СМ представлены на рис.6.

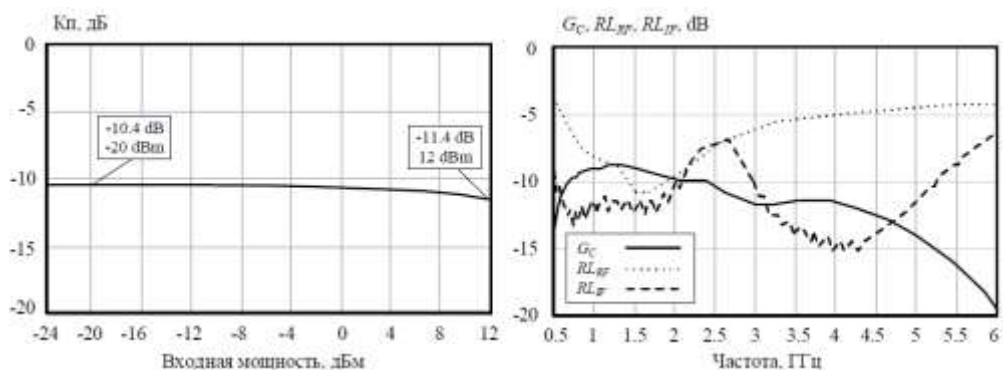


Рисунок 6 – Экспериментальные результаты измерений СМ

5. Измерительный стенд

Для проверки всех параметров изготовленной СнК был разработан стенд для проведения измерений, состоящий из двух частей: платы управления и питания (рис.7); и металлического корпуса (рис.8) с выводами цифровых и РЧ сигналов.

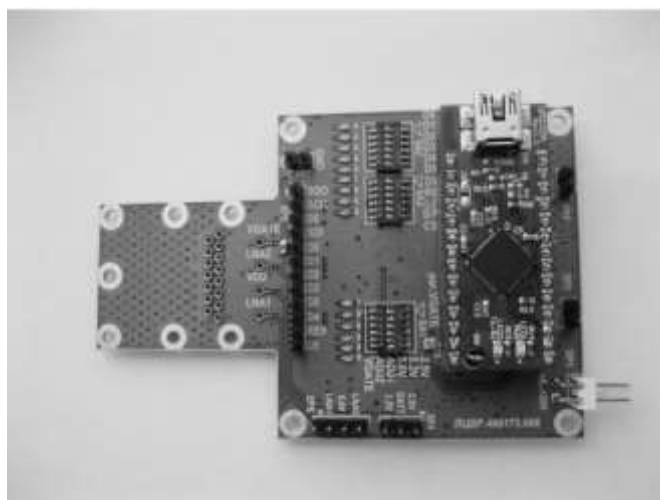


Рисунок 7 – Плата управления и питания

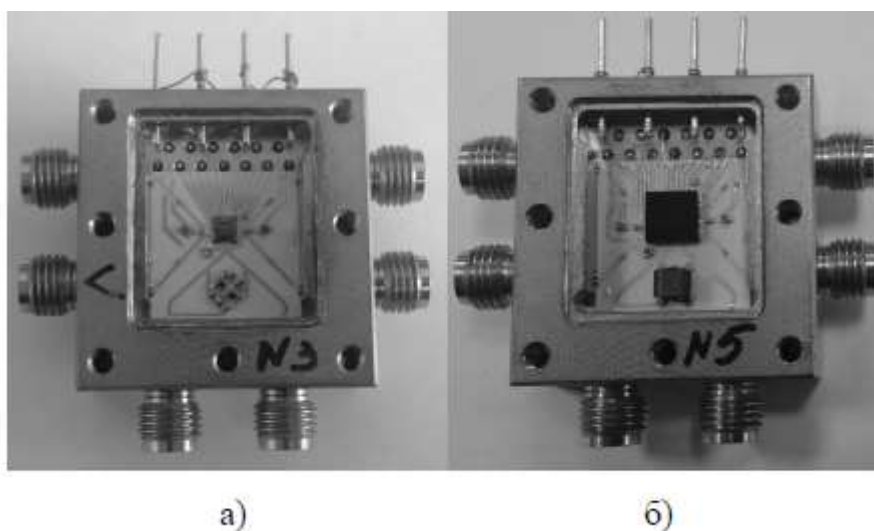


Рисунок 8 – Корпус для СнК: а) исполнение с чип компонентом; б) исполнение в корпусе QFN32

Корпус выполнен из металла, что обеспечивает надежность конструкции и уменьшает влияние электромагнитных помех от внешних источников. Внутри корпуса установлена керамическая подложка с МИС СнК и небольшим количеством внешних дискретных компонентов. В зависимости от исполнения керамических подложек была предусмотрена возможность устанавливать внутрь как корпусированный чип (QFN32), так и безкорпусной чип СнК. В топологии подложки заложена возможность коммутации РЧ сигналов. Измерения СМ производились с симметричным выходом и с несимметричным (для преобразования использовался внешний широкополосный согласующий трансформатор либо узкополосный на дискретных компонентах).

Плата управления и питания включает в себя низкошумящие линейные стабилизаторы напряжения с набором фильтров питания, цифровой буфер и ключи для управления параллельным кодом ЦАТТ, а так же преобразователь USB-SPI работающий с частотой до 48 МГц для переключения состояний ЦАТТ. В специальные самозажимные контакты вставляется корпус с выводами цифровых сигналов управления и питания, к СВЧ разъемам присоединяются измерительные приборы.

Измерения проводились при помощи 4-портового векторного анализатора цепей R&S ZNB с внешним генератором SMB100A.

6. Заключение

В данной статье представлены результаты разработки двух ФУ объединенных в одну МИС СнК частотного диапазона 1-4,5 ГГц на основе 0,25 мкм SiGe BiCMOS технологии – цифрового аттенюатора с разрядностью 5 битным драйвером управления и двойного балансного смесителя. Все схемы изготовлены и исследованы экспериментально.

Достоинствами микросхемы являются малые габариты, небольшая величина фазовой конверсии, высокая повторяемость изготовления, хороший уровень согласования на входе и выходе, а также наличие интегрированного драйвера управления последовательного и параллельного типа. По комплексу характеристик разработанная МИС не уступает аналогичным образцам, а по отдельным критериям (Кп, скорость работы SPI, наличие встроенных трансформаторов) превосходит некоторые зарубежные и отечественные аналоги.

Для проведения тестовых испытаний был разработан программно-аппаратный стенд, позволяющий проводить измерения *S*-параметров для различных состояний ЦАТТ и СМ.

Следующим шагом разработки будет улучшение полученных характеристик и добавление в МИС усилителей RF, усилителя LO и усилителя IF.

Литература

1. Schaub K.B., Kelly J. Production Testing of RF and System-on-a-Chip Devices for Wireless Communications. – Artech House, 2003. – 272 p.
2. Дмитриев В.Д., Терешков В.В., Саяпин В.Ю., Сунцов С.Б., Крат М.В. Макет многоканального приемного модуля системы автономной навигации // Доклады ТУСУРа. – 2014. – №3 (33). – С.16–21.
3. Bahl I.J. Control Components Using Si, GaAs, and GaN Technologies. – Boston: Artech House, 2014. – 310 p.

4. Bettidi A., et al. X-Band Transmit/Receive Module MMIC Chip-Set Based on Emerging GaN and SiGe Technologies // IEEE Symp. on Phased Array Syst. and Tech. –2010. – P. 250–255.
5. Dinc T., et al. X-band SiGe bi-complementary metal-oxide semiconductor transmit/receive module core chip for phased array RADAR applications // IET Microwaves, Antennas & Propagation. – 2015. –V. – 9. – No. 9. – P. 948–956.
6. Wang X., Dengi A., Kiaei S. A high IIP3 X-band BiCMOS mixer for radar applications // Proc. of Int. Symp. on Circuits and Systems. – 2004. – V.1. – P. 113–116.
7. Chen J.-H., et al. A 15-50 GHz broadband resistive FET ring mixer using 0.18 um CMOS technology // IEEE MTT-S Int. Microwave Symp. Digest. – 2010. – P. 784-787.